

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2019-68082

(P2019-68082A)

(43) 公開日 平成31年4月25日(2019.4.25)

(51) Int.Cl.
H01L 33/62 (2010.01)F I
H01L 33/62テーマコード (参考)
5 F 1 4 2

審査請求 有 請求項の数 20 O L (全 12 頁)

(21) 出願番号	特願2018-222671 (P2018-222671)	(71) 出願人	514121240
(22) 出願日	平成30年11月28日 (2018.11.28)		ルーメンス カンパニー リミテッド
(62) 分割の表示	特願2017-81498 (P2017-81498) の分割		大韓民国 449-901 キョンギ道 ヨンイン市 キヘン区 ウォンゴメーロ 12
原出願日	平成28年9月23日 (2016.9.23)	(74) 代理人	110000051
(31) 優先権主張番号	10-2016-0090600		特許業務法人共生国際特許事務所
(32) 優先日	平成28年7月18日 (2016.7.18)	(72) 発明者	チャン, ハン ビツ
(33) 優先権主張国	韓国 (KR)		大韓民国 キョンギド, ヨンインーシ , ギフンーグ, ウォンゴメーロ 12
		(72) 発明者	シン, ウン ソン
			大韓民国, キョンギド, ヨンインーシ, ギフンーグ, ウォンゴメーロ 12

最終頁に続く

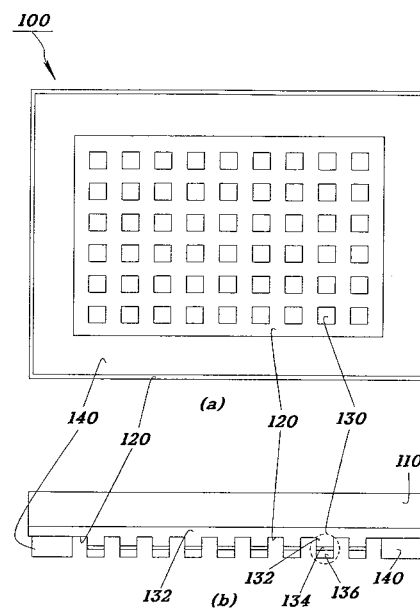
(54) 【発明の名称】 マイクロLEDアレイディスプレイ装置

(57) 【要約】 (修正有)

【課題】ワイヤボンディング作業の複雑さと不便さを解消したマイクロLEDアレイディスプレイ装置を提供する。

【解決手段】複数のマイクロLEDピクセル130、及び露出した第1導電型半導体層120上に形成された第1導電型金属層140を含むマイクロLEDパネル100と、一つのマイクロLEDピクセルの第2導電型半導体層に個別に対応するCMOSセル、及びCMOSセルに隣接して形成され、第1導電型金属層に個別に対応する共通セルを含むCMOSバックプレーンと、一つのマイクロLEDピクセルの第2導電型半導体層に個別に対応する位置に形成され、一つのマイクロLEDピクセルに対応する各CMOSセルとの間を電氣的に連結するバンプと、を備え、第1導電型金属層に個別に対応する位置に形成され、第1導電型金属層とCMOSバックプレーンの共通セルとの間を電氣的に連結する共通バンプと、を含む。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

第 1 導電型半導体層、活性層、及び第 2 導電型半導体層で形成された垂直構造が一つのマイクロ L E D ピクセルを形成する複数のマイクロ L E D ピクセル、及び前記複数のマイクロ L E D ピクセルが形成されずに露出した前記第 1 導電型半導体層上に形成された第 1 導電型メタル層を含むマイクロ L E D パネルと、

前記一つのマイクロ L E D ピクセルの前記第 2 導電型半導体層に個別的に対応する C M O S セル、及び前記 C M O S セルに隣接して形成され、前記第 1 導電型メタル層に個別的に対応する共通セルを含む C M O S バックプレーンと、

前記一つのマイクロ L E D ピクセルの前記第 2 導電型半導体層に個別的に対応する位置に形成され、前記一つのマイクロ L E D ピクセルに対応する前記各 C M O S セルとの間を電氣的に連結するバンプと、を備え、

前記第 1 導電型メタル層に個別的に対応する位置に形成され、前記第 1 導電型メタル層と前記 C M O S バックプレーンの前記共通セルとの間を電氣的に連結する共通バンプと、を含むことを特徴とするマイクロ L E D アレイディスプレイ装置。

【請求項 2】

前記第 1 導電型メタル層は、前記各マイクロ L E D ピクセルの共通電極であることを特徴とする請求項 1 に記載のマイクロ L E D アレイディスプレイ装置。

【請求項 3】

前記 C M O S バックプレーンは、A M (A c t i v e M a t r i x) パネルであるか又は少なくとも二つのトランジスタ及び一つのキャパシタを含むピクセル駆動回路を含むことを特徴とする請求項 1 に記載のマイクロ L E D アレイディスプレイ装置。

【請求項 4】

前記第 1 導電型メタル層の高さは、前記各マイクロ L E D ピクセルの高さと同一であることを特徴とする請求項 1 に記載のマイクロ L E D アレイディスプレイ装置。

【請求項 5】

前記各マイクロ L E D ピクセルは、前記第 1 導電型半導体層、前記活性層、及び前記第 2 導電型半導体層を順次成長させた基板を含むことを特徴とする請求項 1 に記載のマイクロ L E D アレイディスプレイ装置。

【請求項 6】

前記各マイクロ L E D ピクセルは、前記垂直構造の一つのマイクロ L E D ピクセルが複数形成される領域と、前記活性層及び前記第 2 導電型半導体層が除去され、前記第 1 導電型半導体層が露出する領域と、を含むことを特徴とする請求項 1 に記載のマイクロ L E D アレイディスプレイ装置。

【請求項 7】

前記各 C M O S セルのそれぞれに前記各マイクロ L E D ピクセルが個別的に対応するように前記バンプ及び前記共通バンプでフリップチップボンディングされたことを特徴とする請求項 1 に記載のマイクロ L E D アレイディスプレイ装置。

【請求項 8】

前記第 1 導電型メタル層は、前記第 1 導電型半導体層上で前記マイクロ L E D パネルの外郭に沿って形成されることを特徴とする請求項 1 に記載のマイクロ L E D アレイディスプレイ装置。

【請求項 9】

前記第 1 導電型半導体層は n 型半導体層であり、前記第 2 導電型半導体層は p 型半導体層であることを特徴とする請求項 1 に記載のマイクロ L E D アレイディスプレイ装置。

【請求項 10】

前記第 1 導電型半導体層は p 型半導体層であり、前記第 2 導電型半導体層は n 型半導体層であることを特徴とする請求項 1 に記載のマイクロ L E D アレイディスプレイ装置。

【請求項 11】

第 1 導電型半導体層、活性層、及び第 2 導電型半導体層で形成された垂直構造が一つの

10

20

30

40

50

マイクロLEDピクセルを形成する複数のマイクロLEDピクセル、及び前記複数のマイクロLEDピクセルが形成されずに露出した前記第1導電型半導体層上に形成された第1導電型メタル層を含むマイクロLEDパネルと、

前記一つのマイクロLEDピクセルの前記第2導電型半導体層に個別的に対応するCMOSセル、及び前記CMOSセルに隣接して形成され、前記第1導電型メタル層に個別的に対応する共通セルを含むCMOSバックプレーンと、

前記一つのマイクロLEDピクセルの前記第2導電型半導体層に個別的に対応する位置に形成され、前記一つのマイクロLEDピクセルに対応する前記各CMOSセルとの間を電氣的に連結するバンプと、を備え、

前記各マイクロLEDピクセルは、前記垂直構造の一つのマイクロLEDピクセルが複数形成される領域と、前記活性層及び前記第2導電型半導体層が除去され、前記第1導電型半導体層が露出する領域と、を含むことを特徴とするマイクロLEDアレイディスプレイ装置。

【請求項12】

前記第1導電型メタル層は、前記各マイクロLEDピクセルの共通電極であることを特徴とする請求項11に記載のマイクロLEDアレイディスプレイ装置。

【請求項13】

前記CMOSバックプレーンは、AM(Active Matrix)パネルであるか又は少なくとも二つのトランジスタ及び一つのキャパシタを含むピクセル駆動回路を含むことを特徴とする請求項11に記載のマイクロLEDアレイディスプレイ装置。

【請求項14】

前記露出した第1導電型メタル層に個別的に対応する位置に形成され、前記露出した第1導電型メタル層と前記共通セルとを電氣的に連結する共通バンプを更に含むことを特徴とする請求項11に記載のマイクロLEDアレイディスプレイ装置。

【請求項15】

前記第1導電型半導体層はn型半導体層であり、前記第2導電型半導体層はp型半導体層であることを特徴とする請求項11に記載のマイクロLEDアレイディスプレイ装置。

【請求項16】

前記第1導電型半導体層はp型半導体層であり、前記第2導電型半導体層はn型半導体層であることを特徴とする請求項11に記載のマイクロLEDアレイディスプレイ装置。

【請求項17】

前記各マイクロLEDピクセルは、前記第1導電型半導体層、前記活性層、及び前記第2導電型半導体層を順次成長させた基板を含むことを特徴とする請求項11に記載のマイクロLEDアレイディスプレイ装置。

【請求項18】

前記第1導電型メタル層の高さは、前記各マイクロLEDピクセルの高さと同一であることを特徴とする請求項11に記載のマイクロLEDアレイディスプレイ装置。

【請求項19】

第1導電型半導体層、活性層、及び第2導電型半導体層で形成された垂直構造が一つのマイクロLEDピクセルを形成する複数のマイクロLEDピクセル、及び前記複数のマイクロLEDピクセルが形成されずに露出した前記第1導電型半導体層上に形成された第1導電型メタル層を含むマイクロLEDパネルと、

前記一つのマイクロLEDピクセルの前記第2導電型半導体層に個別的に対応するCMOSセル、及び前記CMOSセルに隣接して形成され、前記第1導電型メタル層に個別的に対応する共通セルを含むCMOSバックプレーンと、

前記一つのマイクロLEDピクセルの前記第2導電型半導体層に個別的に対応する位置に形成され、前記一つのマイクロLEDピクセルに対応する前記各CMOSセルとの間を電氣的に連結するバンプと、を備え、

前記第1導電型メタル層に個別的に対応する位置に形成され、前記第1導電型メタル層と前記CMOSバックプレーンの前記共通セルとの間を電氣的に連結する共通バンプと、

10

20

30

40

50

を含み、

前記第1導電型メタル層は、前記各マイクロLEDピクセルの共通電極であることを特徴とするマイクロLEDアレイディスプレイ装置。

【請求項20】

前記各マイクロLEDピクセルは、前記垂直構造の一つのマイクロLEDピクセルが複数形成される領域と、前記活性層及び前記第2導電型半導体層が除去され、前記第1導電型半導体層が露出する領域と、を含むことを特徴とする請求項19に記載のマイクロLEDアレイディスプレイ装置。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、マイクロLEDアレイディスプレイ装置に関し、より詳細には、LEDチップの製造時、エッチング工程で一つのマイクロLEDパネル上に複数のマイクロLEDピクセルを配列し、その状態のマイクロLEDパネルを、各バンプを用いてCMOSバックプレーン（Backplane）上にフリップチップボンディングし、各マイクロLEDピクセルを個別的に駆動可能に構成してマイクロディスプレイ用に使用するマイクロLEDアレイディスプレイ装置に関する。

【背景技術】

【0002】

発光ダイオード（Light Emitting Diode：LED）は、低電力消費と環境に優しいという側面でその需要が爆発的に増加しており、照明装置やLCD表示装置のバックライト用のみならず、ディスプレイ装置にも広く適用されている。

20

【0003】

LEDは、電気エネルギーを光に変換する固体素子の一種であって、基本的に、二つのドーピング層、即ちn型半導体層とp型半導体層との間に介在する活性層を含み、二つのドーピング層間に電圧が印加されると、電子と正孔が活性層に注入された後、活性層内で再結合することによって光が発生する原理を用いている。LEDは、比較的低い電圧で駆動が可能であると共に、高いエネルギー効率によって発熱が低いという特徴を有する。LEDは、様々なタイプに製造されるが、これらの様々なタイプのうち、特に、マイクロLEDアレイディスプレイ装置の製造に使用されるタイプとして、一つのウェハー上に複数のマイクロLEDピクセルを形成したタイプがある。このように、一つのウェハー上に複数のマイクロLEDピクセルを形成することによってマイクロLEDアレイディスプレイ装置を製造する場合、従来は、チップ製造工程を通じて各ピクセルにp極とn極の2端子を形成した後、信号ラインの縦横軸に配列して駆動していた。この場合、各マイクロLEDピクセルに対して信号制御を担当する各素子が周辺領域に別途に形成されなければならないことから、マイクロLEDアレイディスプレイのサイズが大きくなり、縦横軸にアレイされた数多くのデータラインを各マイクロLEDピクセルとワイヤボンディングで連結しなければならないため、その工程が複雑になり、多くの不便さを伴う。

30

【0004】

また、一つの基板上に複数のマイクロLEDピクセルを形成する場合、一つの基板上に赤色、緑色、及び青色の光を発光する構造物を形成する際の技術的な限界により、マイクロLEDアレイディスプレイ装置においてLED光源を使用する場合、従来は単色のみで具現するしかないという問題があった。従って、これらの問題を解決するための方案が当該技術分野で要求されている。

40

【先行技術文献】

【特許文献】

【0005】

【特許文献1】韓国登録特許第10-1150861号公報

【特許文献2】韓国登録特許第10-0470904号公報

【発明の概要】

50

【発明が解決しようとする課題】

【0006】

本発明は、上記従来の問題点に鑑みてなされたものであって、本発明の目的は、マイクロLEDアレイディスプレイ装置を製造する際に、各マイクロLEDピクセルと各種データラインとのワイヤボンディング作業の複雑さと不便さを解消し、各マイクロLEDピクセルをそれぞれ個別的に制御可能にするために、CMOSバックプレーン上に形成された各CMOSセルに各マイクロLEDピクセルがそれぞれ対応するように各バンプを用いてフリップチップボンディングされたマイクロLEDアレイディスプレイ装置を提供することにある。

また本発明の目的は、一つの基板上に複数のマイクロLEDピクセルを形成する場合、基板上に赤色、緑色、及び青色の光を発光する構造を形成する際の困難さを解決するために、CMOSバックプレーン上にフリップチップボンディングされたマイクロLEDアレイディスプレイ装置を提供することにある。

【課題を解決するための手段】

【0007】

上記目的を達成するためになされた本発明の一態様によるマイクロLEDアレイディスプレイ装置は、第1導電型半導体層、活性層、及び第2導電型半導体層で形成された垂直構造が一つのマイクロLEDピクセルを形成する複数のマイクロLEDピクセル、及び前記複数のマイクロLEDピクセルが形成されずに露出した前記第1導電型半導体層上に形成された第1導電型メタル層を含むマイクロLEDパネルと、前記一つのマイクロLEDピクセルの前記第2導電型半導体層に個別的に対応するCMOSセル、及び前記CMOSセルに隣接して形成され、前記第1導電型メタル層に個別的に対応する共通セルを含むCMOSバックプレーンと、前記一つのマイクロLEDピクセルの前記第2導電型半導体層に個別的に対応する位置に形成され、前記一つのマイクロLEDピクセルに対応する前記各CMOSセルとの間を電氣的に連結するバンプと、を備え、前記第1導電型メタル層に個別的に対応する位置に形成され、前記第1導電型メタル層と前記CMOSバックプレーンの前記共通セルとの間を電氣的に連結する共通バンプと、を含むことを特徴とする。

【0008】

上記目的を達成するためになされた本発明の他の態様によるマイクロLEDアレイディスプレイ装置は、第1導電型半導体層、活性層、及び第2導電型半導体層で形成された垂直構造が一つのマイクロLEDピクセルを形成する複数のマイクロLEDピクセル、及び前記複数のマイクロLEDピクセルが形成されずに露出した前記第1導電型半導体層上に形成された第1導電型メタル層を含むマイクロLEDパネルと、前記一つのマイクロLEDピクセルの前記第2導電型半導体層に個別的に対応するCMOSセル、及び前記CMOSセルに隣接して形成され、前記第1導電型メタル層に個別的に対応する共通セルを含むCMOSバックプレーンと、前記一つのマイクロLEDピクセルの前記第2導電型半導体層に個別的に対応する位置に形成され、前記一つのマイクロLEDピクセルに対応する前記各CMOSセルとの間を電氣的に連結するバンプと、を備え、前記各マイクロLEDピクセルは、前記垂直構造の一つのマイクロLEDピクセルが複数形成される領域と、前記活性層及び前記第2導電型半導体層が除去され、前記第1導電型半導体層が露出する領域と、を含むことを特徴とする。

【0009】

上記目的を達成するためになされた本発明のさらに他の態様によるマイクロLEDアレイディスプレイ装置は、第1導電型半導体層、活性層、及び第2導電型半導体層で形成された垂直構造が一つのマイクロLEDピクセルを形成する複数のマイクロLEDピクセル、及び前記複数のマイクロLEDピクセルが形成されずに露出した前記第1導電型半導体層上に形成された第1導電型メタル層を含むマイクロLEDパネルと、前記一つのマイクロLEDピクセルの前記第2導電型半導体層に個別的に対応するCMOSセル、及び前記CMOSセルに隣接して形成され、前記第1導電型メタル層に個別的に対応する共通セルを含むCMOSバックプレーンと、前記一つのマイクロLEDピクセルの前記第2導電型

半導体層に個別的に対応する位置に形成され、前記一つのマイクロLEDピクセルに対応する前記各CMOSセルとの間を電氣的に連結するバンプと、を備え、前記第1導電型メタル層に個別的に対応する位置に形成され、前記第1導電型メタル層と前記CMOSバックプレーンの前記共通セルとの間を電氣的に連結する共通バンプと、を含み、前記第1導電型メタル層は、前記各マイクロLEDピクセルの共通電極であることを特徴とする。

【発明の効果】

【0010】

本発明は、CMOSバックプレーン上に形成された各CMOSセルに各マイクロLEDピクセルがそれぞれ対応するように各バンプを用いてフリップチップボンディングされた新しい概念のマイクロLEDアレイディスプレイ装置を提供する。これによって、既存の工程の各マイクロLEDピクセルと各種データラインとのワイヤボンディング作業の複雑さと不便さを解消し、各マイクロLEDピクセルを個別的に制御することができる。

更に、単一CMOSバックプレーンに、赤色、緑色、及び青色の光のそれぞれを発光する複数のマイクロLEDパネルを、各バンプを用いてフリップチップボンディングし、光学系を用いて三つの色相を1ヶ所に集中させることによってフルカラーの具現を可能にすることから、従来の一つの基板上に複数のマイクロLEDピクセルを形成する場合に、基板上に赤色、緑色、及び青色の光を発光する構造を形成する際の技術的困難さを解消できるという効果を有する。

【図面の簡単な説明】

【0011】

【図1】本発明の一実施形態によるマイクロLEDアレイディスプレイ装置のマイクロLEDパネルの一例を示す図である。

【図2】図1に示したマイクロLEDパネルとマイクロLEDパネル上の各マイクロLEDピクセルを個別的に駆動するための複数のCMOSセルを含むCMOSバックプレーンとを示す図である。

【図3】図2に示したマイクロLEDパネルとCMOSバックプレーンとを各バンプを用いて電氣的に連結するために、各バンプをCMOSバックプレーン上に配置した状態を示す図である。

【図4】図3に示した各バンプが配置されたCMOSバックプレーン上にマイクロLEDパネルを向かい合うように配置し、マイクロLEDパネル上の各マイクロLEDピクセルとCMOSバックプレーン上の各CMOSセルとをそれぞれ電氣的に連結した状態を示す図である。

【図5】本発明の一実施形態によるフルカラーを具現するための赤色、緑色、及び青色の光を発光するそれぞれのマイクロLEDパネルに形成された各マイクロLEDピクセルに対応する各CMOSセルにそれぞれ電氣的に連結するために、単一CMOSバックプレーン上にCMOSセル領域をそれぞれ形成して各CMOSセル上に各バンプをそれぞれ配置した状態を示す図である。

【図6】図5に示した赤色、緑色、及び青色のそれぞれのマイクロLEDパネルを、各バンプ3000を用いて単一CMOSバックプレーンに電氣的に連結した状態を示す図である。

【図7】本発明の一実施形態によるフルカラーを具現するためのマイクロLEDアレイディスプレイ装置の駆動を簡略に説明するための図である。

【発明を実施するための形態】

【0012】

本発明は、メサエッチング工程でマイクロLEDピクセルを配列し、これをCMOSバックプレーン上にフリップチップボンディングすることによって、HMD(Head Mounted Display)又はHUD(Head Up Display)などのマイクロディスプレイ(Micro Display)に適用可能にしたマイクロLEDアレイディスプレイ装置に関する。本発明は、LEDチップの製造時、メサエッチング工程で各マイクロLEDピクセルを配列し、これらを個別的に駆動可能なようにCMOSバ

10

20

30

40

50

ックプレーン上にフリップチップボンディングする。また、本発明は、赤色、緑色、及び青色を有する三つの素子、即ち各マイクロLEDパネルをCMOSバックプレーン上に配列することによってフルカラーを具現する。

【0013】

以下、本発明を実施するための形態の具体例を、図面を参照しながら詳細に説明する。各図面及び実施形態は、本発明の属する技術分野で通常の知識を有する者が容易に理解できるように簡略化して例示したものであって、各図面及び実施形態が本発明の範囲を限定するものと解釈してはならない。

【0014】

図1は、本発明の一実施形態によるマイクロLEDアレイディスプレイ装置のマイクロLEDパネル100の一例を示す図であり、図2は、図1に示したマイクロLEDパネル100とマイクロLEDパネル100上の各マイクロLEDピクセルを個別的に駆動するための複数のCMOSセルを含むCMOSバックプレーン200とを示す図であり、図3は、図2に示したマイクロLEDパネル100とCMOSバックプレーン200とを各バンプ300を用いて電氣的に連結するために、各バンプ300をCMOSバックプレーン200上に配置した状態を示す図であり、図4は、図3に示した各バンプ300が配置されたCMOSバックプレーン200上にマイクロLEDパネル100を向かい合うように配置し、マイクロLEDパネル100上の各マイクロLEDピクセルとCMOSバックプレーン200上の各CMOSセルとをそれぞれ電氣的に連結した状態を示す図である。

【0015】

先ず、図1～図4を参照して、本発明の一実施形態によるマイクロLEDアレイディスプレイ装置に関して説明する。本実施形態によるマイクロLEDアレイディスプレイ装置は、マイクロLEDパネル100、CMOSバックプレーン200、及び各バンプ300を含む。マイクロLEDパネル100は、複数のマイクロLEDピクセル130を含み、CMOSバックプレーン200は、各マイクロLEDピクセル130をそれぞれ個別的に駆動するために各マイクロLEDピクセル130にそれぞれ対応する複数のCMOSセル230を含む。そして、各バンプ300は、各マイクロLEDピクセル130と、各マイクロLEDピクセル130に対応する各CMOSセル230とがそれぞれ向い合うように配置された状態で、各マイクロLEDピクセル130と、各マイクロLEDピクセル130に対応する各CMOSセル230とをそれぞれ電氣的に連結する。本明細書内において、各マイクロLEDピクセル及び各CMOSセルの参照符号は、便宜上、それぞれ一つのマイクロLEDピクセルと一つのCMOSセルに対して130と230として表示した。このような構成を通じて、CMOSバックプレーン200上に形成された各CMOSセル230に各マイクロLEDピクセル130がそれぞれ対応するように各バンプ300を用いてフリップチップボンディングすることによって、マイクロLEDアレイディスプレイ装置は、各マイクロLEDピクセル130を個別的に制御する。

【0016】

マイクロLEDパネル100は、基板110上に第1導電型半導体層132、活性層134、及び第2導電型半導体層136を順次成長させた後でエッチングされる。従って、マイクロLEDパネル100上の各マイクロLEDピクセル130は、このような過程を経て形成された垂直構造を有し、個々のマイクロLEDピクセル130の垂直構造は、基板110上に第1導電型半導体層132、活性層134、及び第2導電型半導体層136を含む。基板110は、サファイア、SiC、Si、ガラス、及びZnOのうちのいずれか一つからなる。そして、第1導電型半導体層132はn型半導体層であり、第2導電型半導体層136はp型半導体層である。活性層134は、電源の印加時、第1導電型半導体層132と第2導電型半導体層136から供給される電子と正孔とが再結合される領域である。

【0017】

マイクロLEDパネル100において、エッチングされた部分、即ちマイクロLEDピクセル130が形成されない部分120は、第2導電型半導体層136と活性層134が

除去されて第1導電型半導体層132が露出する。このようにマイクロLEDパネル100において、マイクロLEDピクセル130が形成されない部分120の第1導電型半導体層132上には、各マイクロLEDピクセル130と離隔するように第1導電型メタル層140が形成される。第1導電型メタル層140は、第1導電型半導体層132上に、マイクロLEDパネル100の外郭に沿って所定の幅を有するように形成される。第1導電型メタル層140の厚さは、各マイクロLEDピクセル130の厚さと概略同一に形成される。第1導電型メタル層140は、共通バンプ340によってCMOSバックプレーン200に電氣的に連結され、各マイクロLEDピクセル130の共通電極として機能する。例えば、第1導電型メタル層140は共通接地である。

【0018】

CMOSバックプレーン200は、各マイクロLEDピクセル130をそれぞれ個別的に駆動するための複数のCMOSセル230を含む。各CMOSセル230は、各バンプ330を通じて、対応する各マイクロLEDピクセルにそれぞれ電氣的に連結される。各CMOSセル230は、対応する各マイクロLEDピクセルを個別的に駆動するための集積回路である。CMOSバックプレーン200は、例えばAM(Active Matrix)パネルである。従って、各CMOSセル230は、二つのトランジスタ及び一つのキャパシタを含む(図示せず)ピクセル駆動回路である。各バンプ300を用いてCMOSバックプレーン200にマイクロLEDパネル100をフリップチップボンディングすると、等価回路上、ピクセル駆動回路のトランジスタのドレイン端子(図示せず)と共通接地端子(例えば、参照符号240)との間に個々のマイクロLEDピクセルが配置された形態になる。

【0019】

CMOSバックプレーン200は、第1導電型メタル層140に対応する位置に形成された共通セル240を含み、第1導電型メタル層140と共通セル240とは共通バンプ340によって電氣的に連結される。本明細書では、複数のCMOSセルと、各CMOSセルに対応する各マイクロLEDピクセルとをそれぞれ電氣的に連結する各バンプ330と、第1導電型メタル層140と共通セル240とを電氣的に連結する共通バンプ340との両方を含む用語として「各バンプ300」を使用することもある。

【0020】

図3に示したように、各バンプ330及び共通バンプ340が各CMOSセル230及び共通セル240の上部にそれぞれ配置されたCMOSバックプレーン200とマイクロLEDパネル100とを互いに向かい合わせ、各CMOSセル230と各マイクロLEDピクセル130とをそれぞれ1対1に対応させて密着させた後で加熱すると、各バンプ330及び共通バンプ340が溶け、それによって、各CMOSセル230と、各CMOSセル230に対応する各マイクロLEDピクセル130とが図4に示したようにそれぞれ電氣的に連結され、共通セル240と第1導電型メタル層140とが電氣的に連結された状態になる。

【0021】

次に、図5及び図6を参照して、上記マイクロLEDアレイディスプレイ装置でフルカラーを具現した実施形態を説明する。図5は、本発明の一実施形態によるフルカラーを具現するための赤色、緑色、及び青色の光を発光するそれぞれのマイクロLEDパネル1100、1200、1300に形成された各マイクロLEDピクセルに対応する各CMOSセルにそれぞれ電氣的に連結するために、単一CMOSバックプレーン2000上にCMOSセル領域2100、2200、2300をそれぞれ形成して各CMOSセル上に各バンプ3000をそれぞれ配置した状態を示す図であり、図6は、図5に示した赤色、緑色及び、青色のそれぞれのマイクロLEDパネル1100、1200、1300を、各バンプ3000を用いて単一CMOSバックプレーン2000に電氣的に連結した状態を示す図である。

【0022】

図5及び図6を参照すると、フルカラーを具現するためのマイクロLEDアレイディス

プレイ装置は、第1マイクロLEDパネル1100、第2マイクロLEDパネル1200、及び第3マイクロLEDパネル1300を含み、各マイクロLEDパネル（1100、1200、1300）は、アレイ形態の複数のマイクロLEDピクセルをそれぞれ含む。第1マイクロLEDパネル1100、第2マイクロLEDパネル1200、及び第3マイクロLEDパネル1300のそれぞれは、それぞれ異なる波長帯域の光を発光する。例えば、第1マイクロLEDパネル1100は赤色の光を発光し、第2マイクロLEDパネル1200は緑色の光を発光し、第3マイクロLEDパネル1300は青色の光を発光するように構成される。また、フルカラーを具現するためのマイクロLEDアレイディスプレイ装置は、第1マイクロLEDパネル1100、第2マイクロLEDパネル1200、及び第3マイクロLEDパネル1300のそれぞれに含まれる各マイクロLEDピクセルをそれぞれ個別的に駆動するための単一CMOSバックプレーン2000を含む。単一CMOSバックプレーン2000は、第1マイクロLEDパネル1100、第2マイクロLEDパネル1200、及び第3マイクロLEDパネル1300のそれぞれに含まれる各マイクロLEDピクセルにそれぞれ対応する複数のCMOSセルを含む。単一CMOSバックプレーン2000には、各マイクロLEDパネル（1100、1200、1300）が配置されるように各マイクロLEDパネル（1100、1200、1300）に対応する各CMOSセル領域（2100、2200、2300）がそれぞれ形成されており、各CMOSセル領域（2100、2200、2300）に各マイクロLEDパネル（1100、1200、1300）がそれぞれフリップチップボンディングされる。単一CMOSバックプレーン2000に各マイクロLEDパネル（1100、1200、1300）がフリップチップボンディングされ、各CMOSセルと各マイクロLEDピクセルとをそれぞれ電氣的に連結させるため、各CMOSセル領域（2100、2200、2300）には、各マイクロLEDパネル（1100、1200、1300）に含まれる複数のマイクロLEDピクセルに対応するように複数のCMOSセルがそれぞれ形成される。このような各CMOSセルと各マイクロLEDピクセルは、各バンプ3000を介してそれぞれ電氣的に連結される。単一CMOSバックプレーン2000に各マイクロLEDパネル（1100、1200、1300）をフリップチップボンディングする過程は、図1～図4を参照して説明したCMOSバックプレーン2000にマイクロLEDパネル100をフリップチップボンディングする過程と同様である。

【0023】

また、単一CMOSバックプレーン2000上には、各CMOSセル領域（2100、2200、2300）に共通セルがそれぞれ形成されており、各CMOSセル領域（2100、2200、2300）の共通セルは、各共通バンプを介して各マイクロLEDパネル（1100、1200、1300）の第1導電型メタル層にそれぞれ電氣的に連結される。

【0024】

上述したように、従来は、マイクロLEDを製作する際に、一つの基板上に赤色、緑色、青色の光を発光する構造物を形成することには技術的に困難があるため、本発明では、単一CMOSバックプレーン2000にそれぞれ独立的に製作されてそれぞれ異なる波長帯域の光、即ち赤色、緑色、青色の光をそれぞれ発光する複数のマイクロLEDパネルをフリップチップボンディングし、光学系を用いて三つの色相を1ヶ所に集中させることによってフルカラーの具現を可能にする。また、本発明は、従来のような各LEDチップとこれらの制御を担当するための縦横軸に沿う各種データ線との間をワイヤボンディングしなければならないという不便さや困難さを解消できるだけでなく、従来のように各LEDチップの信号制御を担当する各素子をLEDチップの外部領域に別途に備えなくてもよいことから、全体のディスプレイ装置のサイズも減少させることができるという利点がある。

【0025】

最後に、図7は、本発明の一実施形態によるフルカラーを具現するためのマイクロLEDアレイディスプレイ装置の駆動を簡略に説明するための図であり、図7に示したように

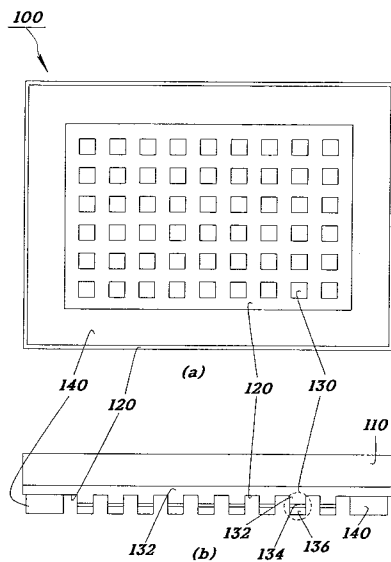
、本実施形態によるマイクロLEDアレイディスプレイ装置の駆動は、駆動IC700の制御信号によって行われる。駆動IC700からの制御信号は、CMOSバックプレーン2000に形成された各CMOSセル、即ちCMOS集積回路によって各マイクロLEDピクセルにそれぞれ供給される。駆動IC700からの制御信号は、アナログ信号であるか又はデジタル信号である。或いは、デジタル信号はパルス幅変調（PWM）信号である。

【符号の説明】

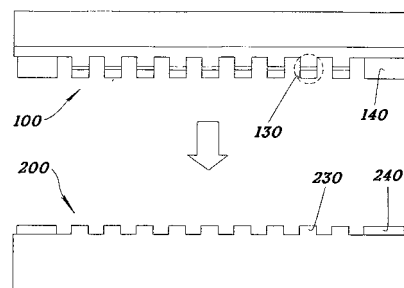
【0026】

100、1100、1200、1300	マイクロLEDパネル	
110	基板	10
120、132	第1導電型半導体層	
130	マイクロLEDピクセル	
134	活性層	
136	第2導電型半導体層	
140	第1導電型メタル層	
200、2000	CMOSバックプレーン	
230	CMOSセル	
240	共通セル	
340	共通バンプ	
300、330、3000、3100、3200、3300	バンプ	20
2100、2200、2300	CMOSセル領域	
700	駆動IC	

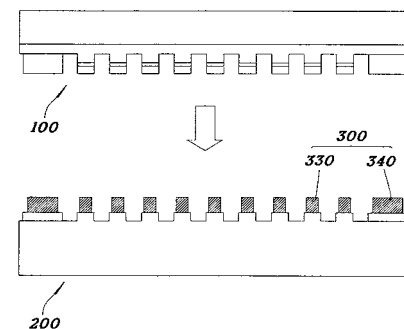
【図1】



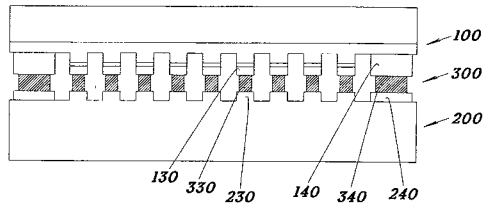
【図2】



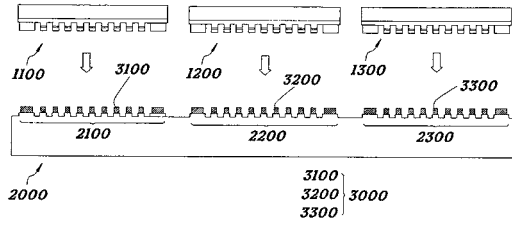
【図3】



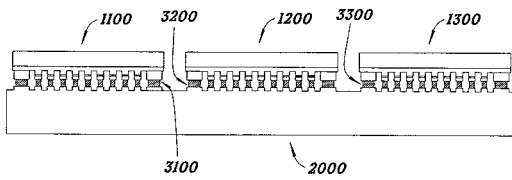
【図 4】



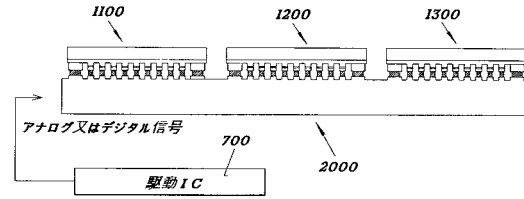
【図 5】



【図 6】



【図 7】



フロントページの続き

(72)発明者 チョ, ヒョン ヨン

大韓民国, ギョンギード, ヨンインーシ, ギフンーグ, ウォンゴメーロ 1 2

Fターム(参考) 5F142 AA82 BA32 CA11 CA13 CB03 CB14 CB18 CB23 CD02 CD15

CD32 CD44 GA02

专利名称(译)	微型LED阵列显示装置		
公开(公告)号	JP2019068082A	公开(公告)日	2019-04-25
申请号	JP2018222671	申请日	2018-11-28
申请(专利权)人(译)	流明有限公司		
[标]发明人	チャンハンビツ シンウンソン チョヒョンヨン		
发明人	チャン, ハン ビツ シン, ウン ソン チョ, ヒョン ヨン		
IPC分类号	H01L33/62		
CPC分类号	H01L25/167 H01L27/156 H01L33/62 H01L2933/0066 H01L25/0753 H01L27/1218 H01L27/124 H01L33/36 H01L33/382		
FI分类号	H01L33/62		
F-TERM分类号	5F142/AA82 5F142/BA32 5F142/CA11 5F142/CA13 5F142/CB03 5F142/CB14 5F142/CB18 5F142/CB23 5F142/CD02 5F142/CD15 5F142/CD32 5F142/CD44 5F142/GA02		
优先权	1020160090600 2016-07-18 KR		
其他公开文献	JP6722262B2		
外部链接	Espacenet		

摘要(译)

本发明提供一种微LED阵列显示装置，其中消除了引线键合操作的复杂性和不便。一种微LED面板，包括多个微LED像素和形成在暴露的第一导电半导体层上的第一导电金属层，以及一个微LED像素的第二导电层。并且CMOS背板包括与CMOS单元相邻地单独形成并且分别对应于第一导电金属层的公共单元，以及第一微LED像素并且凸块形成在与两个导电类型半导体层分别对应的位置处并且电连接到与一个微LED像素对应的各个CMOS单元并且公共凸块电连接在第一导电金属层和CMOS背板的公共单元之间。[选图]图1

